

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-084067

(43) Date of publication of application : 22.03.2002

(51)Int.Cl. H05K 3/46

H05K 3/46

(21)Application number : 2000- (71)Applicant : MURATA MFG CO LTD

271323

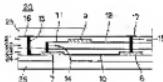
(22) Date of filing : 07.09.2000 (72) Inventor : HABADA HIROYUKI

SUNAHARA HIROBUMI

TAKAGI HIROSHI

SAKABE YUKIO

(54) MULTILAYER CERAMICS SUBSTRATE AND MANUFACTURING METHOD THEREOF



(57) Abstract:

PROBLEM TO BE SOLVED: To provide a multilayer ceramics substrate incorporating a functional element three-dimensionally.

**SOLUTION:** A baked plate provided by baking a ceramic function material in advance is used to manufacture a function element such as a capacitor element

7, an inductor element 8, and a resistor element 9. These function elements 7-9 are incorporated in a non-baked composite laminated body 20. The non-baked composite laminated body 20 comprises base-body green layers 21-24, constraint layers 25 and 26 comprising a hard-to-be-sintered material, and wiring conductors 10-17. When they are baked, the base-body green layers 21-24 are suppressed from contracting in a main surface direction due to action of the constraint layers 25 and 26. Thus, the non-baked composite laminated body 20 is baked with no problem while the function elements 7-9 are incorporated, while no mutual diffusion of components takes place between the function elements 7-9 and the base-body green layers 21-24, maintaining the characteristics of the function elements 7-9 even after baking.

---

#### LEGAL STATUS

[Date of request for examination] 29.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3593964

[Date of registration] 10.09.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIP are not responsible for any  
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The process which prepares the sintered compact plate of the shape of a plate which calcinates the 1st ceramic functional material and is acquired, Two or more Green layers for bases by which the laminating was carried out, including the 2nd different ceramic functional material from said 1st ceramic functional material, The restricted layer containing the difficulty degree-of-sintering ingredient which it is arranged so that the principal plane of the specific thing of said Green layer for bases may be touched, and is not sintered at the sintering temperature of said 2nd ceramic functional material, wiring prepared in relation to said Green layer for bases -- with the process which produces a non-sintered compound layered product equipped with a conductor and said sintered compact plate arranged so that it may extend along with the principal plane of said Green layer for bases The manufacture approach of a multilayered ceramic substrate equipped with the process which calcinates said non-sintered compound layered product under the temperature conditions which said 2nd ceramic functional material sinters.

[Claim 2] Said sintered compact plate is the manufacture approach of a multilayered ceramic substrate according to claim 1 of having an area smaller than the area of the principal plane of said Green layer for bases.

[Claim 3] The process which a cavity is prepared in the specific thing of said

Green layer for bases, and produces said non-sintered compound layered product is the manufacture approach including the process which holds said sintered compact plate in said cavity of a multilayered ceramic substrate according to claim 2.

[Claim 4] said sintered compact plate -- the outside-surface top -- a terminal electrode -- forming -- \*\*\*\* -- said wiring -- the manufacture approach of a multilayered ceramic substrate according to claim 1 to 3 that a conductor is electrically connected to said terminal electrode.

[Claim 5] Said sintered compact plate is the manufacture approach of a multilayered ceramic substrate according to claim 4 which constitutes a capacitor element, an inductor component, or a resistance element.

[Claim 6] Said sintered compact plate is the manufacture approach of a multilayered ceramic substrate according to claim 4 or 5 of having the structure which carried out the laminating of two or more layers which consist of said 1st ceramic functional material in the condition of having made the inner conductor intervening.

[Claim 7] Said sintered compact plate is the manufacture approach of a multilayered ceramic substrate according to claim 1 to 6 that thickness is set to 100 micrometers or less.

[Claim 8] It is the manufacture approach of a multilayered ceramic substrate according to claim 1 to 7 that said non-sintered compound layered product is calcinated at the temperature of 1000 degrees C or less in the process which calcinates said non-sintered compound layered product.

[Claim 9] Said 1st ceramic functional material is the manufacture approach of a multilayered ceramic substrate according to claim 1 to 8 of having sintering temperature higher than the burning temperature in the process which calcinates said non-sintered compound layered product.

[Claim 10] Said restricted layer with which said non-sintered compound layered product is equipped is the manufacture approach of a multilayered ceramic substrate according to claim 1 to 9 arranged so that it may be located in the both

ends in the direction of a laminating of said non-sintered compound layered product.

[Claim 11] The manufacture approach of a multilayered ceramic substrate according to claim 10 further equipped with the process which removes said restricted layer after the process which calcinates said non-sintered compound layered product.

[Claim 12] The multilayered ceramic substrate obtained by the manufacture approach according to claim 1 to 11.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

#### DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the multilayered ceramic substrate which has the structure which built a functional device like a capacitor element or an inductor component in the interior especially, and its manufacture approach about the multilayered ceramic substrate manufactured with the application of the so-called process that it can avoid producing contraction of the direction of a flat surface substantially in a baking process and do not contract,

and its manufacture approach.

[0002]

[Description of the Prior Art] It is effective to wire high density in a multilayered ceramic substrate, building [ in / more / multi-functionalization, densification, and in order to high-performance-ize / such a multilayered ceramic substrate ] in a highly precise functional device like a capacitor element or an inductor component, for example. Thus, the multilayered ceramic substrate which built in the functional device is manufactured by various approaches.

[0003] For example, there is a method of manufacturing a multilayered ceramic substrate by producing a non-sintered compound layered product and subsequently calcinating this non-sintered compound layered product by building the chip-like electronic parts sintered beforehand into the interior of the layered product constituted with two or more Green layers for bases by which the laminating was carried out so that it may be indicated by JP,61-288498,A.

[0004] According to this approach, while problems, such as dispersion in the property of chip-like electronic parts and a cross talk of a signal, are improvable, it has the advantage that the degree of freedom of a design of a multilayered ceramic substrate can be raised.

[0005] However, in calcinating this, since chip-like electronic parts [ finishing / sintering ] are built in the interior of a non-sintered compound layered product It is necessary to control severely the contraction behavior in X, Y and the Z direction of a principal plane, i.e., the direction, and the thickness direction of the Green layer for bases. The sake, while there is a fault that the ceramic ingredient which can be used in the Green layer for bases is limited considerably, it is difficult for the display flatness of the obtained multilayered ceramic substrate to get worse, or to make dimensional accuracy high -- etc. -- a problem is encountered.

[0006] On the other hand, so that it may be indicated by JP,11-87918,A, for example In the layered product constituted with two or more Green layers for bases by which the laminating was carried out By producing the non-sintered compound layered product in the condition of having embedded the Plastic solid

block containing the raw ceramic functional material which should serve as a functional device, and calcinating this non-sintered compound layered product A Plastic solid block is made to really sinter at the same time it makes the Green layer for bases sinter, and there is a method of manufacturing a multilayered ceramic substrate by it.

[0007] While being able to expand the width of face of selection of the ceramic ingredient which can be used in the Green layer for bases according to this approach, the advantage of dimensional accuracy improving is done so.

[0008] However, in case the non-sintered compound layered product mentioned above is calcinated in one, in the multilayered ceramic substrate which the counter diffusion of each component happened between the Green layer for bases, and the Plastic solid block, therefore was obtained, the problem that a property varies or a property deteriorates is encountered.

[0009]

[Problem(s) to be Solved by the Invention] Then, the purpose of this invention is offering the multilayered ceramic substrate obtained by the manufacture approach of a multilayered ceramic substrate which can solve the problem mentioned above, and this manufacture approach.

[0010]

[Means for Solving the Problem] The manufacture approach of the multilayered ceramic substrate which this invention requires While replacing with the chip-like electronic parts [ finishing / sintering ] used in the former conventional technique mentioned above and using a plate-like sintered compact plate if it says simply in order to solve the technical technical problem mentioned above It is going to apply the so-called process that it can avoid producing substantially contraction in the direction of a principal plane of the Green layer for bases in a baking process and do not contract.

[0011] That is, the manufacture approach of the multilayered ceramic substrate concerning this invention is equipped with the process which prepares the sintered compact plate of the shape of a plate which calcinates the 1st ceramic

functional material and is acquired.

[0012] Subsequently, two or more Green layers for bases by which the laminating was carried out, including the 2nd different ceramic functional material from the 1st ceramic functional material, The restricted layer containing the difficulty degree-of-sintering ingredient which it is arranged so that the principal plane of the specific thing of the Green layer for bases may be touched, and is not sintered at the sintering temperature of the 2nd ceramic functional material, wiring prepared in relation to the Green layer for bases -- a non-sintered compound layered product equipped with a conductor and the sintered compact plate which is arranged so that it may extend along with the principal plane of the Green layer for bases and which was mentioned above is produced.

[0013] Subsequently, this non-sintered layered product is calcinated under the temperature conditions which the 2nd ceramic functional material sinters, and a multilayered ceramic substrate is obtained by it.

[0014] In this invention, the sintered compact plate usually has an area smaller than the area of the principal plane of the Green layer for bases.

[0015] Moreover, the cavity for holding a sintered compact plate may be beforehand prepared in the specific thing of the Green layer for bases. In this case, in producing a non-sintered compound layered product, holding a sintered compact plate in a cavity is performed.

[0016] the case where a sintered compact plate constitutes a functional device like a capacitor element or an inductor component in itself, and wiring with which a multilayered ceramic substrate is equipped -- a functional device may be constituted by collaborating with other electro-technical elements, such as a conductor

[0017] wiring with which the sintered compact plate forms the terminal electrode on that outside surface, and a multilayered ceramic substrate is equipped when a sintered compact plate constitutes a functional device in itself -- a conductor is electrically connected to this terminal electrode.

[0018] In this case, the sintered compact plate may have the structure which

carried out the laminating of two or more layers which consist of the 1st ceramic functional material in the condition of having made the inner conductor intervening.

[0019] As for a sintered compact plate, it is desirable that thickness is set to 100 micrometers or less.

[0020] Moreover, in calcinating a non-sintered compound layered product, it is desirable that baking at the temperature of 1000 degrees C or less is applied.

[0021] Moreover, as for the 1st ceramic functional material which constitutes a sintered compact plate, it is desirable to have sintering temperature higher than the burning temperature in the process which calcinates a non-sintered compound layered product.

[0022] Moreover, as for the restricted layer with which a non-sintered compound layered product is equipped, it is desirable to be arranged so that it may be located in the both ends in the direction of a laminating of a non-sintered compound layered product. In this case, after calcinating a non-sintered compound layered product, a restricted layer is usually removed.

[0023] This invention is turned also to the multilayered ceramic substrate obtained again by the manufacture approach which was mentioned above.

[0024]

[Embodiment of the Invention] Drawing 1 is the sectional view showing the multilayered ceramic substrate 1 by 1 operation gestalt of this invention in illustration. Drawing 2 is a representative circuit schematic which the multilayered ceramic substrate 1 shown in drawing 1 gives.

[0025] As shown in drawing 1, the multilayered ceramic substrate 1 is equipped with the layered product 6 which has two or more ceramic layers 2, 3, 4, and 5 by which the laminating was carried out. A passive component like the capacitor element 7 as a functional device, the inductor component 8, and a resistance element 9 is built in the interior of a layered product 6.

[0026] moreover, the layered product 6 -- wiring -- as a conductor -- the inner conductor film 10, 11, and 12 and a beer hall -- conductors 13, 14, and 15 -- each

-- it forms in the interior and the outer-conductor film 16 and 17 is formed on an outside surface.

[0027] Thus, a multilayered ceramic substrate 1 constitutes a circuit as shown in drawing 2 . In drawing 2 , the same reference mark is given to the element equivalent to the element shown in drawing 1 , and correspondence with drawing 1 is clarified.

[0028] The multilayered ceramic substrate 1 of such a configuration is manufactured as follows. Drawing 3 is for explaining the manufacture approach of the multilayered ceramic substrate 1 shown in drawing 1 .

[0029] First, a capacitor element 7, the inductor component 8, and a resistance element 9 are prepared. These capacitor elements 7, the inductor component 8, and a resistance element 9 are respectively constituted with the sintered compact plate of the shape of a plate which sinters a predetermined ceramic functional material and is acquired. For example, the sintered compact plate which constitutes a capacitor element 7 sinters a ceramic dielectric ingredient, and is obtained, the sintered compact plate which constitutes the inductor component 8 calcinates a ceramic magnetic-substance ingredient, and is obtained, and the sintered compact plate which constitutes a resistance element 9 calcinates a ceramic resistor ingredient, and is obtained.

[0030] As for the ceramic functional material which gives the sintered compact plate which constitutes each of these capacitor elements 7, the inductor component 8, and a resistance element 9, it is desirable to have sintering temperature higher than the burning temperature in the baking process mentioned later.

[0031] moreover, a capacitor element 7, the inductor component 8, and a resistance element 9 -- the inner conductor film 10-12 and a beer hall -- wiring like conductors 13-15 -- the terminal electrode which should be electrically connected to a conductor is formed on the outside surface. The capacitor element 7 is expanded and shown in drawing 4 . While a capacitor element 7 is mutual, it is equipped with the terminal electrodes 18 and 19 formed on each

principal plane which counters mutually, respectively so that electrostatic capacity may be formed. one terminal electrode 18 -- a beer hall -- it connects with a conductor 14 electrically and the other-end child electrode 19 is electrically connected to the inner conductor film 10.

[0032] Moreover, as for the sintered compact plate which constitutes each of a capacitor element 7, the inductor component 8, and a resistance element 9, it is desirable that the thickness is set to 100 micrometers or less.

[0033] Next, the non-sintered compound layered product 20 as shown in drawing 3 is produced using the capacitor element [ finishing / sintering ] 7 which was mentioned above, the inductor component 8, and a resistance element 9.

[0034] The non-sintered compound layered product 20 is equipped with two or more Green layers 21, 22, 23, and 24 for bases by which the laminating was carried out, including a different ceramic functional material from the ceramic functional material which gives the sintered compact plate which constitutes each of the capacitor element 7 mentioned above, the inductor component 8, and a resistance element 9, for example, a ceramic insulating material.

[0035] Moreover, the restricted layers 25 and 26 are arranged so that the principal plane of the specific thing of the Green layers 21-24 for bases may be touched. The restricted layers 25 and 26 contain the difficulty degree-of-sintering ingredient which is not sintered at the sintering temperature of the ceramic functional material contained in the Green layers 21-24 for bases. Moreover, with this operation gestalt, the restricted layers 25 and 26 are arranged so that it may be located in the both ends in the direction of a laminating of the non-sintered compound layered product 20.

[0036] moreover, the inner conductor film 10-12 which the non-sintered compound layered product 20 is formed in relation to the Green layers 21-24 for bases, is \*\*\*\*(ed), and was mentioned above and a beer hall -- wiring like conductors 13-15 and the outer-conductor film 16 and 17 -- it has the conductor.

[0037] Furthermore, the non-sintered compound layered product 20 builds in plate-like a capacitor element 7, the inductor component 8, and a resistance

element 9 in the condition of having been arranged so that it may extend along with the principal plane of the Green layers 21-24 for bases.

[0038] In order to produce such a non-sintered compound layered product 20, each following process is carried out.

[0039] First, the ceramic green sheet which should serve as the Green layers 21-24 for bases is prepared. These ceramic green sheet contains for example, the ceramic insulating material, and what can be calcinated at the temperature of 1000 degrees C or less is preferably used as this ceramic insulating material, for example, the mixture of glass or glass, and a ceramic is used. In this case, the weight ratio of glass/ceramic is chosen within the limits of 100/0 thru/or 5/95. When the weight ratio of glass/ceramic is smaller than 5/95, it is because the temperature which can be calcinated becomes higher than 1000 degrees C. if the temperature which can be calcinated becomes high -- the inner conductor film 10-12 and a beer hall -- wiring like conductors 13-15 and the outer-conductor film 16 and 17 -- the width of face of selection of the ingredient used as an electric conduction component in a conductor becomes narrow.

[0040] What more specifically fabricated the ceramic slurry which mixed the glass powder, the alumina powder, and the organic vehicle of a hoe silicic-acid system, and was obtained as a ceramic green sheet in the shape of a sheet with the doctor blade method etc. can be used. such a ceramic green sheet of an ingredient system -- about 800-1000 degrees C -- it can calcinate at low temperature comparatively.

[0041] a ceramic green sheet -- the need -- responding -- a beer hall -- the through tube for forming conductors 13-15 being prepared, and filling up this through tube with a conductive paste -- a beer hall -- conductors 13-15 are formed. Moreover, on a ceramic green sheet, the inner conductor film 10-12 and the outer-conductor film 16 and 17 are formed by giving a conductive paste by screen-stencil etc. if needed.

[0042] as mentioned above, case the ceramic insulating material contained in the Green layers 21-24 for bases can calcinate at the temperature of 1000 degrees

C or less -- the inner conductor film 10-12 and a beer hall -- Ag, an Ag-Pt alloy, an Ag-Pd alloy, and the thing that uses as a principal component at least one sort chosen from Au, nickel, and Cu are advantageously used as an electric conduction component contained in the conductive paste for giving conductors 13-15 and the outer-conductor film 16 and 17.

[0043] Next, the laminating of the ceramic green sheet is carried out with predetermined sequence so that the Green layers 21-24 for bases may be given. At this time, a capacitor element 7 and the inductor component 8 are arranged at the position on the ceramic green sheet which should serve as the Green layer 24 for bases, and a resistance element 9 is arranged at the position on the ceramic green sheet which should serve as the Green layer 22 for bases.

[0044] On the other hand, the green sheet for constraint which should serve as the restricted layers 25 and 26 is prepared. The green sheet for constraint contains the difficulty degree-of-sintering ingredient which is not sintered at the sintering temperature of the ceramic insulating material contained in the ceramic green sheet for the Green layers 21-24 for bases. What is necessary is just not to sinter the difficulty degree-of-sintering ingredient contained in this green sheet for constraint at 1000 degrees C, if baking at the temperature of 1000 degrees C or less is possible for the ceramic insulating material contained in the Green layers 21-24 for bases as mentioned above. As a difficulty degree-of-sintering ingredient, for example, an alumina or ceramic powder like a zirconia is used advantageously, and the green sheet for constraint can be obtained by fabricating the ceramic slurry which mixed such ceramic powder and an organic vehicle and was obtained in the shape of a sheet with a doctor blade method etc.

[0045] Next, the laminating of the green sheet for constraint is carried out so that the restricted layers 25 and 26 may be formed in the upper and lower sides of a layered product equipped with the ceramic green sheet by which the laminating was carried out so that the Green layers 21-24 for bases might be given, as mentioned above. The non-sintered compound layered product 20 as shown in drawing 3 is obtained by this.

[0046] Subsequently to the direction of a laminating, this non-sintered compound layered product 20 is pressed. In this press, it is 1000 kg/cm<sup>2</sup>. The hydraulic press of a pressure is applied. in addition -- if each thickness of the capacitor element [ finishing / sintering ] 7, the inductor component 8, and a resistance element 9 is chosen as 100 micrometers or less as mentioned above -- such a press process -- setting -- wiring like the inner conductor film 10-12 -- deformation and an open circuit of a conductor can be made hard to produce.

[ \*\*\*\* / un-]

[0047] Next, the non-sintered compound layered product 20 is calcinated at the temperature of 900 degrees C for example, in air. The Green layers 21-24 for bases are calcinated by this baking, and it becomes the ceramic layers 2-5 of the sintering condition shown in drawing 1 by it, respectively.

[0048] On the other hand, in this baking process, since the difficulty degree-of-sintering ingredient which is not sintered is included, the restricted layers 25 and 26 are not contracted substantially in itself. Therefore, the restricted layers 25 and 26 do the restraint which controls contraction in the direction of a principal plane to the Green layers 21-24 for bases. Therefore, when the Green layers 21-24 for bases turn into the ceramic layers 2-5 of a sintering condition, while contraction in the direction of a principal plane is controlled, it will contract only in the thickness direction substantially.

[0049] each dimensional accuracy of this to the ceramic layers 2-5 -- high -- it can carry out -- therefore, the inner conductor film 10-12 and a beer hall -- wiring like conductors 13-15 and the outer-conductor film 16 and 17 -- even if it gives detailed and high-density wiring with a conductor, problems, such as deformation [ \*\*\*\* / un-] and an open circuit, can be made hard to produce.

[0050] Moreover, as mentioned above, since contraction in the direction of a principal plane is controlled, in case the Green layers 21-24 for bases calcinate the non-sintered compound layered product 20 in the condition of having built in a capacitor element 7, the inductor component 8, and a resistance element 9, they should take into consideration only the contraction behavior in the thickness

direction of the Green layers 21-24 for bases. [ finishing / sintering ] And since the shape of a plate which has the thickness of 100 micrometers or less is made, it is not necessary to manage so severely a capacitor element 7, the inductor component 8, and a resistance element 9 also about the contraction behavior in this thickness direction. [ finishing / sintering ]

[0051] Moreover, in order that the capacitor element 7, the inductor component 8, and resistance element 9 which were built in the non-sintered compound layered product 20 in the state of sintering may not encounter the problem of counter diffusion in a baking process, it is checked that each property of these components 7-9 may be maintained after baking of the non-sintered compound layered product 20, respectively.

[0052] After finishing the above baking processes, the restricted layers 25 and 26 are removed. Since these restricted layers 25 and 26 are not sintered, removal of the restricted layers 25 and 26 can be performed easily.

[0053] Thus, as shown in drawing 1 , the multilayered ceramic substrate 1 equipped with the layered product 6 after sintering which built in the capacitor element 7, the inductor component 8, and the resistance element 9 is completed.

[0054] Drawing 5 is for explaining other operation gestalten of this invention, and is the sectional view showing in illustration the capacitor element 27 as a functional device which should be built in a non-sintered compound layered product.

[0055] Although a capacitor element 27 is constituted with a plate-like sintered compact plate like the capacitor element 7 mentioned above, this capacitor element 27 has the structure which carried out the laminating of two or more layers 30 which consist of a ceramic dielectric ingredient in the condition of having made the internal electrodes 28 and 29 as an inner conductor intervening. Moreover, the capacitor element 27 forms the terminal electrodes 31 and 32 on the outside surface.

[0056] This capacitor element 27 constitutes the stacked type ceramic condenser in order to acquire large capacity. namely, each part which each of an internal

electrode 28 and the terminal electrode 31 counters each of an internal electrode 29 and the terminal electrode 32 through a layer 30, and these-counters -- setting -- electrostatic capacity -- forming -- an internal electrode 28 and the terminal electrode 31 -- a beer hall -- it connects with a conductor 33 -- having -- and an internal electrode 29 and the terminal electrode 32 -- an end face -- when a conductor 34 connects, the electrostatic capacity mentioned above is connected to juxtaposition.

[0057] This capacitor element 27 is transposed to the capacitor element 7 mentioned above, and it can be used in order to manufacture a multilayered ceramic substrate 1.

[0058] in addition, the coil with which adopts the same laminated structure and an inductor component is equipped by it also about an inductor component although not illustrated -- the increment in the number of turns of a conductor can be aimed at.

[0059] Drawing 6 is the sectional view expanding and showing a part of non-sintered compound layered product 35 for explaining the operation gestalt of further others of this invention.

[0060] Although the Green layers 36 and 37 for bases with which the non-sintered compound layered product 35 is equipped are illustrated by drawing 6 , the cavity 38 is beforehand formed in the Green layer 36 for bases. And in the process which produces the non-sintered compound layered product 35, the sintered compact plate 39 which constitutes a functional device is held in a cavity 38, as an arrow head 40 shows.

[0061] Also in this operation gestalt, the thinner one of the sintered compact plate 39 is desirable, and it is influenced by the thickness of the Green layer 36 for bases in which a cavity 38 is formed, and, typically, is chosen below as the thickness of the Green layer 36 for bases. In addition, you may make it set up the thickness of the sintered compact plate 39 in consideration of contraction in the thickness direction by baking of the Green layer 36 for bases, so that it may be mostly in agreement with the thickness after this baking.

[0062] As mentioned above, although explained in relation to the operation gestalt illustrating this invention, various modifications are possible within the limits of this invention.

[0063] For example, although the circuit design adopted in the multilayered ceramic substrate 1 shown in drawing 1 gave the equal circuit as shown in drawing 2 , it cannot pass over such a circuit design for the example of 1 type for enabling a easier understanding of this invention, but, in addition to this, it can apply this invention equally also in the multilayered ceramic substrate which has various circuit designs.

[0064] Moreover, as shown in drawing 3 , a restricted layer may be arranged so that it may replace with such restricted layers 25 and 26 or may be located among the Green layers 21-24 for bases in addition to the restricted layers 25 and 26, although the restricted layers 25 and 26 have been arranged so that it may be located in the both ends in the direction of a laminating of the non-sintered compound layered product 20. Thus, in a baking process, the parts of the glass component contained in the Green layers 21-24 for bases permeate the restricted layer arranged among the Green layers 21-24 for bases, and the powder which consists of a difficulty degree-of-sintering ingredient contained there fixes so that a restricted layer may be solidified by it. After a baking process, such a restricted layer will not be removed but will exist in the layered product with which the multilayered ceramic substrate used as a product is equipped.

[0065] Moreover, in the illustrated operation gestalt, although the sintered compact plate constituted a capacitor element 7 or 27, the inductor component 8, or a functional device like a resistance element 9, such a sintered compact plate may constitute the functional device which collaborates with other electro-technical elements with which a multilayered ceramic substrate is equipped, and gives a specific electric function.

[0066] Moreover, such a sintered compact plate may have the same area substantially with the area of the principal plane of the Green layer for bases with which the non-sintered compound layered product in which this is built is

equipped.

[0067]

[Effect of the Invention] As mentioned above, two or more Green layers for bases to which the laminating of the non-sintered compound layered product which according to this invention is calcinated in order to manufacture a multilayered ceramic substrate was carried out, The restricted layer containing the difficulty degree-of-sintering ingredient which is not sintered at the sintering temperature of the ceramic functional material which is arranged so that the principal plane of the specific thing of the Green layer for bases may be touched, and is contained in the Green layer for bases, the Green layer for bases -- being related -- preparing -- \*\*\*\* and wiring, while having a conductor It has the sintered compact plate of the shape of a plate which calcinates a different ceramic functional material from the ceramic functional material contained in the Green layer for bases, and is acquired. Since it is arranged so that this sintered compact plate may be prolonged along with the principal plane of the Green layer for bases, the following effectiveness can be done so.

[0068] First, in the process which calcinates a non-sintered compound layered product, since it does not contract substantially in itself, a restricted layer does the restraint which controls contraction in the direction of a principal plane to the Green layer for bases. Therefore, the Green layer for bases is calcinated while contraction in the direction of a principal plane is controlled. therefore, the dimensional accuracy of the obtained multilayered ceramic substrate raises -- having -- wiring -- deformation and an open circuit of a conductor -- being generated -- being hard -- it becomes possible to attain the densification, multi-functionalization, and high-performance-izing of wiring in a multilayered ceramic substrate. [ \*\*\*\* / un-]

[0069] For the contraction depressant action by restricted layer which was mentioned above, moreover, the Green layer for bases Since it contracts only in the thickness direction substantially, it hits building a sintered compact plate in a non-sintered compound layered product. That what is necessary is to take into

consideration only the contraction behavior in this thickness direction, moreover, since the sintered compact plate is making the shape of a plate with thin thickness, it can calcinate the non-sintered compound layered product in the condition of having built in the sintered compact plate, satisfactory.

[0070] Moreover, since a sintered compact plate is in the condition after already being calcinated, in the baking process of a non-sintered compound layered product, counter diffusion does not produce it between the component contained in the Green layer for bases, and the component contained in a sintered compact plate.

[0071] Since it is such, a sintered compact plate can be advantageously used, in order to give a functional device like the passive component built in a multilayered ceramic substrate.

[0072] for example, a sintered compact plate -- that outside-surface top -- a terminal electrode -- forming -- \*\*\*\* -- this terminal electrode -- wiring -- when a conductor is connected electrically, the property of a functional device like the capacitor element which the sintered compact plate before building in a non-sintered compound layered product constitutes, an inductor component, or a resistance element can be maintained after baking of a non-sintered compound layered product, and the multilayered ceramic substrate which gives the property as a design can be obtained easily.

[0073] When it has sintering temperature with the ceramic functional material more expensive than the burning temperature in the process which calcinates a non-sintered compound layered product which constitutes a sintered compact plate especially, it becomes possible to maintain the property of the functional device given with a sintered compact plate with higher dependability.

[0074] Moreover, since it can consider as the condition of having embedded such a functional device completely to the interior of a multilayered ceramic substrate when a sintered compact plate constitutes a functional device, the multilayered ceramic substrate excellent in resistance to environment, such as moisture resistance, can be obtained.

[0075] Moreover, while the degree of freedom of a circuit design is raised since such a functional device can be arranged in three dimension in the interior of a multilayered ceramic substrate when a sintered compact plate constitutes a functional device, problems, such as a cross talk of a signal, are advantageously avoidable.

[0076] Moreover, when it has the structure which carried out the laminating of two or more layers which a sintered compact plate becomes from a ceramic functional material in the condition of having made the inner conductor intervening, the engine performance of the functional device constituted with this sintered compact plate can be raised.

[0077] moreover, wiring in the phase which produced the non-sintered compound layered product when thickness of a sintered compact plate was set to 100 micrometers or less, or the phase which calcinated this -- deformation and an open circuit of a conductor can be prevented more certainly. [ \*\*\*\* / un- ]

[0078] Moreover, if a cavity is prepared in the specific thing of the Green layer for bases and a sintered compact plate is held in this cavity, to it, the effect of the thickness of the sintered compact plate in a non-sintered compound layered product can be reduced.

[0079] moreover -- if the temperature of 1000 degrees C or less is applied in the process which calcinates a non-sintered compound layered product -- wiring -- the width of face of selection of the electric conduction component used in a conductor can be expanded.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any  
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing the multilayered ceramic substrate 1 by 1 operation gestalt of this invention in illustration.

[Drawing 2] It is drawing showing the equal circuit which the multilayered ceramic substrate 1 shown in drawing 1 gives.

[Drawing 3] It is the sectional view showing in illustration the non-sintered compound layered product 20 produced in order to obtain the multilayered ceramic substrate 1 shown in drawing 1 .

[Drawing 4] It is the sectional view expanding and showing the part by which the capacitor element 7 in the non-sintered compound layered product 20 shown in drawing 3 has been arranged.

[Drawing 5] It is for explaining other operation gestalten of this invention, and is the sectional view showing a capacitor element 27 in illustration.

[Drawing 6] It is for explaining the operation gestalt of further others of this invention, and is the sectional view expanding and showing a part of non-sintered compound layered product 35.

### [Description of Notations]

1 Multilayered Ceramic Substrate

2-5 Ceramic layer

7 27 Capacitor element (sintered compact plate)

8 Inductor Component (Sintered Compact Plate)

9 Resistance Element (Sintered Compact Plate)

10 12 Inner conductor film (wiring conductor)

13-15 a beer hall – conductor (wiring conductor)

16 17 Outer-conductor film (wiring conductor)

- 18, 19, 31, 32 Terminal electrode  
20 35 Non-sintered compound layered product  
36 21-24, 37 Green layer for bases  
25 26 Restricted layer  
28 29 Internal electrode (inner conductor)  
30 Layer Which Consists of a Ceramic Functional Material  
38 Cavity  
39 Sintered Compact Plate
- 

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any  
damages caused by the use of this translation.

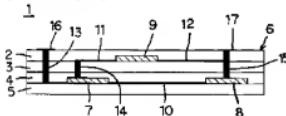
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

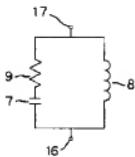
DRAWINGS

---

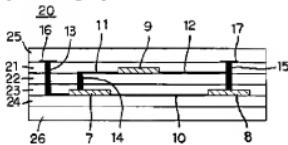
[Drawing 1]



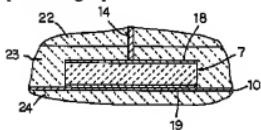
[Drawing 2]



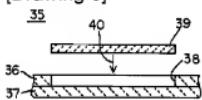
[Drawing 3]



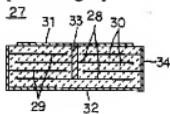
[Drawing 4]



[Drawing 6]



[Drawing 5]



---

[Translation done.]

(51)Int.Cl.<sup>7</sup>  
H 0 5 K 3/46

識別記号

F I  
H 0 5 K 3/46マークー(参考)  
H 5 E 3 4 6  
N  
Q

審査請求 未請求 請求項の数12 O.L. (全 8 頁)

(21)出願番号 特願2000-271323(P2000-271323)

(71)出願人 000006231

(22)出願日 平成12年9月7日(2000.9.7)

株式会社村田製作所  
京都府長岡京市天神二丁目26番10号(72)発明者 原田 美幸  
京都府長岡京市天神二丁目26番10号 株式会社村田製作所内(73)発明者 紗原 博文  
京都府長岡京市天神二丁目26番10号 株式会社村田製作所内(74)代理人 100085143  
弁理士 小柴 雅昭

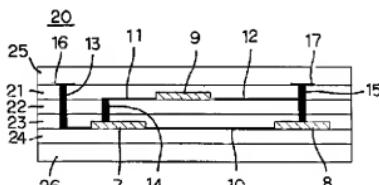
最終頁に続く

## (54)【発明の名称】 多層セラミック基板およびその製造方法

## (57)【要約】

【課題】 機能素子を3次元的に内蔵した多層セラミック基板を提供する。

【解決手段】 セラミック機能材料を予め焼成して得られたプレート状の焼結体プレートをもって、コンデンサ素子7、インダクタ素子8および抵抗素子9のような機能素子を作製しておく。これら機能素子7～9を、未焼結複合積層体20内に内蔵する。未焼結複合積層体20は、基体用グリーン層21～24と、難焼結性材料を含む拘束層25、26と、配線導体10～17とを備えており、これを焼成したとき、拘束層25、26の作用により、基体用グリーン層21～24は正面方向での収縮が抑制される。そのため、機能素子7～9を内蔵した状態で未焼結複合積層体20を問題なく焼成ができるとともに、機能素子7～9と基体用グリーン層21～24との間で成分の相互拡散が生じず、機能素子7～9の特性が焼成後も維持される。



## 【特許請求の範囲】

【請求項1】 第1のセラミック機能材料を焼成して得られるプレート状の焼結体フレートを用意する工程と、前記第1のセラミック機能材料とは異なる第2のセラミック機能材料を含み、かつ積層された、複数の基体用グリーン層と、前記基体用グリーン層の特定のものの正面に接するように配置され、かつ前記第2のセラミック機能材料の焼結温度では焼結しない焼結性材料を含む、拘束層と、前記基体用グリーン層に関連して設けられる、配線導体と、前記基体用グリーン層の正面に沿って延びるように配置される前記焼結体フレートとを備える、未焼結複合積層体を作製する工程と、前記未焼結複合積層体を、前記第2のセラミック機能材料が焼結する温度条件下で焼成する工程とを備える、多層セラミック基板の製造方法。

【請求項2】 前記焼結体フレートは、前記基体用グリーン層の正面より小さい面積を有する、請求項1に記載の多層セラミック基板の製造方法。

【請求項3】 前記基体用グリーン層の特定のものには、キャビティが設けられ、前記未焼結複合積層体を作製する工程は、前記焼結体フレートを前記キャビティ内に収容する工程を含む、請求項2に記載の多層セラミック基板の製造方法。

【請求項4】 前記焼結体フレートは、その外表面上に端子電極を形成しており、前記配線導体は、前記端子電極に電気的に接続される、請求項1ないし3のいずれかに記載の多層セラミック基板の製造方法。

【請求項5】 前記焼結体フレートは、コンデンサ素子、インダクタ素子または抵抗素子を構成する、請求項4に記載の多層セラミック基板の製造方法。

【請求項6】 前記焼結体フレートは、内部導体を介在させた状態で前記第1のセラミック機能材料からなる複数の層を積層した構造を有する、請求項4または5に記載の多層セラミック基板の製造方法。

【請求項7】 前記焼結体フレートは、厚みが100μm以下とされる、請求項1ないし6のいずれかに記載の多層セラミック基板の製造方法。

【請求項8】 前記未焼結複合積層体を焼成する工程において、前記未焼結複合積層体は1000°C以下の温度で焼成される、請求項1ないし7のいずれかに記載の多層セラミック基板の製造方法。

【請求項9】 前記第1のセラミック機能材料は、前記未焼結複合積層体を焼成する工程での焼成温度より高い焼結温度を有する、請求項1ないし8のいずれかに記載の多層セラミック基板の製造方法。

【請求項10】 前記未焼結複合積層体に備える前記拘束層は、前記未焼結複合積層体の積層方向における両端に位置するように配置される、請求項1ないし9のいずれかに記載の多層セラミック基板の製造方法。

【請求項11】 前記未焼結複合積層体を焼成する工程

の後、前記拘束層を除去する工程をさらに備える、請求項10に記載の多層セラミック基板の製造方法。

【請求項12】 請求項1ないし11のいずれかに記載の製造方法によって得られた、多層セラミック基板。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、焼成工程において平面方向の収縮を実質的に生じさせないようにすることができる、いわゆる無収縮プロセスを適用して製造される、多層セラミック基板およびその製造方法に関するもので、特に、内部にコンデンサ素子やインダクタ素子のような機能素子を内蔵した構造を有する多層セラミック基板およびその製造方法に関するものである。

## 【0002】

【従来の技術】多層セラミック基板をより多機能化、高密度化、高性能化するためには、このような多層セラミック基板において、高精度のたとえばコンデンサ素子やインダクタ素子のような機能素子を内蔵しながら、高密度に配線を施すことが有効である。このように、機能素子を内蔵した多層セラミック基板は、種々の方法によつて製造されている。

【0003】たとえば特開昭61-288498号公報に記載されるように、予め焼結されたチップ状電子部品を、積層された複数の基体用グリーン層をもつて構成される積層体の内部に組み込むことによって、未焼結複合積層体を作製し、次いで、この未焼結複合積層体を焼成することによって、多層セラミック基板を製造する方法がある。

【0004】この方法によれば、チップ状電子部品の特性のばらつきや信号のクロストークなどの問題を改善することができるとともに、多層セラミック基板の設計の自由度を高めることができる、という利点を有している。

【0005】しかしながら、未焼結複合積層体の内部には焼結済みのチップ状電子部品が内蔵されているので、これを焼成するにあたっては、基体用グリーン層のX、YおよびZ方向、すなわち正面方向および厚み方向での収縮挙動を厳しく制御する必要があり、そのため、基体用グリーン層において使用できるセラミック材料がかなり限定される、という欠点があるとともに、得られた多層セラミック基板の平坦度が悪化したり、寸法精度を高くすることが困難であるなどの問題に遭遇する。

【0006】他方、たとえば特開平1-879118号公報に記載されるように、積層された複数の基体用グリーン層をもつて構成される積層体内に、機能素子となるべき生のセラミック機能材料を含む成形体ブロックを埋め込んだ状態の未焼結複合積層体を作製し、この未焼結複合積層体を焼成することによって、基体用グリーン層を焼結させると同時に成形体ブロックを一体焼結させ、それによって、多層セラミック基板を製造する方法があ

る。

【0007】この方法によれば、基体用グリーン層において使用できるセラミック材料の選択の幅を広げることができるとともに、寸法精度が向上するなどの利点が奏される。

【0008】しかしながら、上述した未焼結複合積層体を一体的に焼成する際、基体用グリーン層と成形体ブロックとの間で各成分の相互拡散が起こり、そのため、得られた多層セラミック基板において、特性がばらついたり、特性が劣化したりする、といった問題に遭遇する。

【0009】

【発明が解決しようとする課題】そこで、この発明の目的は、上述した問題を解決し得る、多層セラミック基板の製造方法およびこの製造方法によって得られた多層セラミック基板を提供しようとすることである。

【0010】

【課題を解決するための手段】この発明の係る多層セラミック基板の製造方法は、上述した技術的課題を解決するため、簡単に言えば、前述した前者の従来技術において用いられた焼結済みのチップ状電子部品に代えて、プレート状の焼結体プレートを用いるとともに、焼成工程において基体用グリーン層の主面方向での収縮を実質的に生じさせないようにすることができる、いわゆる無収縮プロセスを適用しようとするものである。

【0011】すなわち、この発明に係る多層セラミック基板の製造方法は、第1のセラミック機能材料を焼成して得られるプレート状の焼結体プレートを用意する工程を備える。

【0012】次いで、第1のセラミック機能材料とは異なる第2のセラミック機能材料を含み、かつ積層された、複数の基体用グリーン層と、基体用グリーン層の特定のもののに接するように配置され、かつ第2のセラミック機能材料の焼成温度では焼結しない難焼結性材料を含む、拘束層と、基体用グリーン層に関連して設けられる、配線導体と、基体用グリーン層の主面に沿って延びるように配置される前述した焼結体プレートとを備える、未焼結複合積層体が作製される。

【0013】次いで、この未焼結複合積層体は、第2のセラミック機能材料が焼結する温度条件下で焼成され、それによって多層セラミック基板が得られる。

【0014】この発明において、焼結体プレートは、通常、基体用グリーン層の主面の面積より小さい面積を有している。

【0015】また、基体用グリーン層の特定のものは、焼結体プレートを収容するためのキャビティが予め設けられていてもよい。この場合には、未焼結複合積層体を作製するにあたって、焼結体プレートをキャビティ内に収容することが行なわれる。

【0016】焼結体プレートは、それ自身、コンデンサ素子またはインダクタ素子のような機能素子を構成する

場合と、多層セラミック基板に備える配線導体等の他の電気的要素と協働することによって機能素子を構成する場合とがある。

【0017】焼結体プレートが、それ自身、機能素子を構成する場合には、焼結体プレートは、その外表面上に端子電極を形成しており、多層セラミック基板に備える配線導体は、この端子電極に電気的に接続される。

【0018】この場合、焼結体プレートは、内部導体を介在させた状態で第1のセラミック機能材料からなる複数の層を積層した構造を有していてもよい。

【0019】焼結体プレートは、厚みが100μm以下とされることが好ましい。

【0020】また、未焼結複合積層体を焼成するにあたっては、1000°C以下の温度での焼成が適用されることが好ましい。

【0021】また、焼結体プレートを構成する第1のセラミック機能材料は、未焼結複合積層体を焼成する工程での焼成温度より高い焼成温度を有していることが好ましい。

【0022】また、未焼結複合積層体に備える拘束層は、未焼結複合積層体の積層方向における両端に位置するように配置されるのが好ましい。この場合、通常、未焼結複合積層体を焼成した後、拘束層が除去される。

【0023】この発明は、また、上述したような製造方法によって得られる多層セラミック基板にも向かわれる。

【0024】

【発明の実施の形態】図1は、この発明の一実施形態による多層セラミック基板1を図解的に示す断面図である。図2は、図1に示した多層セラミック基板1が与える等価回路図である。

【0025】図1に示すように、多層セラミック基板1は、積層された複数のセラミック層2、3、4および5を有する積層体6を備えている。積層体6の内部には、機能素子としてのコンデンサ素子7、インダクタ素子8および抵抗素子9のような受動部品が内蔵されている。

【0026】また、積層体6は、配線導体として、内部導体膜10、11および12ならびにピアホール導体13、14および15をそれぞれ内部に形成し、かつ、外部導体膜16および17を外表面上に形成している。

【0027】このようにして、多層セラミック基板1は、図2に示すような回路を構成する。図2において、図1に示した要素に相当する要素には同様の参照符号を付し、図1との対応が明らかにされている。

【0028】このような構成の多層セラミック基板1は、次のように製造される。図3は、図1に示した多層セラミック基板1の製造方法を説明するためのものである。

【0029】まず、コンデンサ素子7、インダクタ素子8および抵抗素子9が用意される。これらコンデンサ素

子7、インダクタ素子8および抵抗素子9は、各々、所定のセラミック機能材料を焼結して得られるプレート状の焼結体プレートをもって構成される。たとえば、コンデンサ素子7を構成する焼結体プレートは、セラミック誘電体材料を焼結して得られたものであり、インダクタ素子8を構成する焼結体プレートは、セラミック磁性体材料を焼成して得られたものであり、抵抗素子9を構成する焼結体プレートは、セラミック抵抗体材料を焼成して得られたものである。

【0030】これらコンデンサ素子7、インダクタ素子8および抵抗素子9の各々を構成する焼結体プレートを与えるセラミック機能材料は、後述する焼成工程での焼成温度より高い焼結温度を有していることが好ましい。

【0031】また、コンデンサ素子7、インダクタ素子8および抵抗素子9は、内部導体膜10～12およびビアホール導体13～15のような配線導体に電気的に接続されるべき端子電極をその表面上に形成している。図4には、コンデンサ素子7が拡大されて示されている。コンデンサ素子7は、互いの間に静電容量を形成するように、互いに対向する各主面上にそれぞれ形成された端子電極18および19を備えている。一方の端子電極18は、ビアホール導体14に電気的に接続され、他方の端子電極19は、内部導体膜10に電気的に接続されている。

【0032】また、コンデンサ素子7、インダクタ素子8および抵抗素子9の各々を構成する焼結体プレートは、その厚みが100μm以下とされることが好ましい。

【0033】次に、上述したような焼結済みのコンデンサ素子7、インダクタ素子8および抵抗素子9を用いて、図3に示すような未焼結複合積層体20が作製される。

【0034】未焼結複合積層体20は、前述したコンデンサ素子7、インダクタ素子8および抵抗素子9の各々を構成する焼結体プレートを与えるセラミック機能材料とは異なるセラミック機能材料、たとえばセラミック絶縁材料を含み、かつ積層された、複数の基体用グリーン層21、22、23および24を備えている。

【0035】また、基体用グリーン層21～24の特定のものの主面に接するように、拘束層25および26が配置される。拘束層25および26は、基体用グリーン層21～24に含まれるセラミック機能材料の焼結温度では焼結しない難焼結性材料を含んでいる。また、この実施形態では、拘束層25および26は、未焼結複合積層体20の積層方向における両端に位置するように配置される。

【0036】また、未焼結複合積層体20は、基体用グリーン層21～24に間に接して設けられる、前述したような内部導体膜10～12、ビアホール導体13～15ならびに外部導体膜16および17のような配線導体を備

えている。

【0037】さらに、未焼結複合積層体20は、プレート状のコンデンサ素子7、インダクタ素子8および抵抗素子9を、基体用グリーン層21～24の主面に沿って延びるように配置された状態で内蔵している。

【0038】このような未焼結複合積層体20を作製するため、たとえば、次のような各工程が実施される。

【0039】まず、基体用グリーン層21～24となるべきセラミックグリーンシートが用意される。これらセラミックグリーンシートは、たとえばセラミック絶縁材料を含んでおり、このセラミック絶縁材料としては、好ましくは、1000°C以下の温度で焼成可能なもののが用いられる、たとえば、ガラス、またはガラスとセラミックとの混合物が用いられる。この場合、ガラス/セラミックの重量比は、100/0ないし5/95の範囲内に選ばれる。ガラス/セラミックの重量比が5/95より小さいと、焼成可能な温度が1000°Cより高くなるためである。焼成可能な温度が高くなると、内部導体膜10～12、ビアホール導体13～15ならびに外部導体膜16および17のような配線導体において導電成分として用いられる材料の選択の幅が狭くなる。

【0040】より具体的には、セラミックグリーンシートとしては、ホウケイ酸系のガラス粉末とアルミニウム粉末と有機ビニルとを混合して得られたセラミックスラリーをドクターブレード法等によってシート状に形成したものを用いることができる。このような材料系のセラミックグリーンシートは、800～1000°C程度の比較的の低温で焼成することができる。

【0041】セラミックグリーンシートには、必要に応じて、ビアホール導体13～15を形成するための貫通孔が設けられ、この貫通孔に導電性ペーストを充填することによって、ビアホール導体13～15が形成される。また、セラミックグリーンシート上には、必要に応じて、スクリーン印刷等により導電性ペーストを付与することによって、内部導体膜10～12ならびに外部導体膜16および17が形成される。

【0042】前述したように、基体用グリーン層21～24に含まれるセラミック絶縁材料が1000°C以下の温度で焼成可能である場合には、内部導体膜10～12、ビアホール導体13～15ならびに外部導体膜16および17を与えるための導電性ペーストに含まれる導電成分として、たとえば、Ag、Ag-Pt合金、Ag-Pd合金、Au、NiおよびCuから選ばれた少なくとも1種を主成分とするものが有利に用いられる。

【0043】次に、基体用グリーン層21～24を与えるように、セラミックグリーンシートが所定の順序をもって積層される。このとき、基体用グリーン層24となるべきセラミックグリーンシート上の所定の位置に、コンデンサ素子7およびインダクタ素子8が配置され、基体用グリーン層22となるべきセラミックグリーンシート

ト上の所定の位置に、抵抗素子9が配置される。

【0044】他方、拘束層25および26となるべき拘束用グリーンシートが用意される。拘束用グリーンシートは、基体用グリーン層21～24のためのセラミックグリーンシートに含まれるセラミック絶縁材料の焼結温度では焼結しない難焼結性材料を含んでいる。前述したように、基体用グリーン層21～24に含まれるセラミック絶縁材料が1000°C以下の温度で焼成可能であれば、この拘束用グリーンシートに含まれる難焼結性材料は、1000°Cでは焼結しないものであればよい。難焼結性材料としては、たとえば、アルミナまたはジルコニアのようなセラミック粉末が有利に用いられ、拘束用グリーンシートは、このようなセラミック粉末と有機ビニルクルトを混合して得られたセラミックスラリーをドクターブレード法などによってシート状に成形することによって得ることができる。

【0045】次に、前述したように基体用グリーン層21～24を与えるように積層されたセラミックグリーンシートを備える積層体の上下に、拘束層25および26を形成するように、拘束用グリーンシートが積層される。これによって、図3に示すような未焼結複合積層体20が得られる。

【0046】この未焼結複合積層体20は、次いで、積層方向にアプレスされる。このアプレスには、たとえば、1000Kg/cm<sup>2</sup>の圧力の水圧アプレスが適用される。なお、前述したように、焼結済みのコンデンサ素子7、インダクタ素子8および抵抗素子9の各厚みが100μm以下に選ばれると、このようなアプレス工程において、内部導体膜10～12のような配線導体の不所望な変形や断線を生じにくくすることができる。

【0047】次に、未焼結複合積層体20は、たとえば、空気中において、900°Cの温度で焼成される。この焼成によって、基体用グリーン層21～24が焼成され、それぞれ、図1に示した焼結状態のセラミック層2～5となる。

【0048】他方、この焼成工程において、拘束層25および26は、焼結しない難焼結性材料を含んでいるので、それ自身、実質的に取縮しない。したがって、拘束層25および26は、基体用グリーン層21～24に対して、その主面方向での取縮を抑制する拘束力を及ぼす。そのため、基体用グリーン層21～24が焼結状態のセラミック層2～5となるとき、その主面方向での取縮が抑制されながら、実質的に厚み方向にのみ取縮することになる。

【0049】このことから、セラミック層2～5の各々の寸法精度を高くすることができ、したがって、内部導体膜10～12、ビアホール導体13～15ならびに外部導体膜16および17のような配線導体をもって微細で高密度な配線を施しても、不所望な変形や断線などの問題を生じにくくすることができる。

【0050】また、上述のように、基体用グリーン層21～24は、主面方向での取縮が抑制されるので、焼結済みのコンデンサ素子7、インダクタ素子8および抵抗素子9を内蔵した状態の未焼結複合積層体20を焼成する際には、基体用グリーン層21～24の厚み方向での取縮挙動のみを考慮すればよい。そして、焼結済みのコンデンサ素子7、インダクタ素子8および抵抗素子9は、たとえば100μm以下の厚みを有するプレート状をなしているので、この厚み方向での取縮挙動についても、それほど厳しく管理する必要がない。

【0051】また、焼結状態で未焼結複合積層体20に内蔵されたコンデンサ素子7、インダクタ素子8および抵抗素子9は、焼成工程において、相互拡散の問題に遭遇しないため、これら素子7～9の各々の特性は、それぞれ、未焼結複合積層体20の焼成後においても維持され得ることが確認されている。

【0052】上述のような焼成工程を終えた後、拘束層25および26が除去される。拘束層25および26の除去は、これら拘束層25および26が焼結されないため、容易に行なうことができる。

【0053】このようにして、図1に示すように、コンデンサ素子7、インダクタ素子8および抵抗素子9を内蔵した焼結後の積層体6を備える多層セラミック基板1が完成される。

【0054】図5は、この発明の他の実施形態を説明するためのもので、未焼結複合積層体に内蔵されるべき機能素子としてのコンデンサ素子27を図解的に示す断面図である。

【0055】コンデンサ素子27は、前述したコンデンサ素子7と同様、プレート状の焼結体プレートをもって構成されるが、このコンデンサ素子27は、内部導体としての内部電極28および29を介在させた状態でセラミック誘電体材料からなる複数の層30を積層した構造を有している。また、コンデンサ素子27は、その外表面上に端子電極31および32を形成している。

【0056】このコンデンサ素子27は、大容量を得るために、積層セラミックコンデンサを構成している。すなわち、内部電極28および端子電極31の各々は、層30を介して、内部電極29および端子電極32の各々に対向し、これら対向する各部分において静電容量を形成し、内部電極28と端子電極31とがビアホール導体33によって接続され、かつ内部電極29と端子電極32とが端面導体34によって接続されることによって、上述した静電容量が並列に接続される。

【0057】このコンデンサ素子27は、前述したコンデンサ素子7に置き換えて、多層セラミック基板1を製造するために用いることができる。

【0058】なお、図示しないが、インダクタ素子についても、同様の積層構造を採用し、それによって、インダクタ素子に備えるコイル導体のターン数の増加を図る

ことができる。

【0059】図6は、この発明のさらに他の実施形態を説明するための未焼結複合積層体35の一部を拡大して示す断面図である。

【0060】図6には、未焼結複合積層体35に備える基体用グリーン層36および37が図示されているが、基体用グリーン層36には、キャビティ38が予め設けられている。そして、未焼結複合積層体35を作製する工程において、機能素子を構成する焼結体プレート39が矢印40で示すように、キャビティ38内に収容される。

【0061】この実施形態においても、焼結体プレート39は薄い方が好ましく、キャビティ38が設けられる基体用グリーン層36の厚みにも左右されるが、典型的には、基体用グリーン層36の厚み以下に選ばれる。なお、基体用グリーン層36の焼成による厚み方向での収縮を考慮して、この焼成後の厚みにはほぼ一致するよう、焼結体プレート39の厚みを設定するようにしてもよい。

【0062】以上、この発明を図示した実施形態に関連して説明したが、この発明の範囲内において、その他、種々の変形例が可能である。

【0063】たとえば、図1に示した多層セラミック基板1において採用された回路設計は、図2に示すような等価回路を与えるものであったが、このような回路設計は、この発明のより容易な理解を可能とするための一典型例にすぎず、この発明は、その他、種々の回路設計を有する多層セラミック基板においても等しく適用することができる。

【0064】また、図3に示すように、拘束層25および26は、未焼結複合積層体20の積層方向における両端に位置するように配置されたが、このような拘束層25および26に代えて、あるいは拘束層25および26に加えて、基体用グリーン層21～24の間に位置するように、拘束層が配置されてもよい。このように、基体用グリーン層21～24の間に配置される拘束層には、焼成工程において、基体用グリーン層21～24に含まれていたガラス成分等の一部が浸透し、それによって、拘束層が固化されるように、そこに含まれる難焼結性材料からなる粉末が固着される。このような拘束層は、焼成工程の後、除去されず、製品となる多層セラミック基板に備える積層体中に存在することになる。

【0065】また、図示した実施形態において、焼結体プレートは、コンデンサ素子7もしくは27、インダクタ素子8または抵抗素子9のような機能素子を構成するものであったが、このような焼結体プレートは、多層セラミック基板に備える他の電気的要素と協働して特定の電気的機能を与える機能素子を構成するものであってよい。

【0066】また、このような焼結体プレートは、これ

が内蔵される未焼結複合積層体に備える基体用グリーン層の主面の面積と実質的に同じ面積を有していてよい。

#### 【0067】

【発明の効果】以上のように、この発明によれば、多層セラミック基板を製造するために焼成される未焼結複合積層体が、積層された複数の基体用グリーン層と、基体用グリーン層の特定のものの主面に接するように配置され、かつ基体用グリーン層に含まれるセラミック機能材料の焼結温度では焼結しない難焼結性材料を含む、拘束層と、基体用グリーン層に接して設けられる、配線導体とを備えるとともに、基体用グリーン層に含まれるセラミック機能材料とは異なるセラミック機能材料を焼成して得られるプレート状の焼結体プレートを備え、この焼結体プレートが基体用グリーン層の主面に沿って延びるように配置されているので、次のような効果を奏すことができる。

【0068】まず、未焼結複合積層体を焼成する工程において、拘束層は、それ自身、実質的に収縮しないので、基体用グリーン層に対して、その主面方向での収縮を抑制する拘束力を及ぼす。そのため、基体用グリーン層は、その主面方向での収縮が抑制されながら焼成される。したがって、得られた多層セラミック基板の寸法精度が高められ、配線導体の不所望な変形や断線が生じにくくなり、多層セラミック基板における配線の高密度化、多機能化および高性能化を図ることが可能になる。

【0069】また、上述したような拘束層による収縮抑制作用のため、基体用グリーン層は、実質的に厚み方向にのみ収縮するに過ぎないので、未焼結複合積層体に焼結体プレートを内蔵するにあたって、この厚み方向での収縮挙動のみを考慮すればよく、しかも、焼結体プレートは、厚みの薄いプレート状をなしているので、焼結体プレートを内蔵した状態での未焼結複合積層体の焼成を問題なく実施することができる。

【0070】また、焼結体プレートは、既に焼成された後の状態にあるので、未焼結複合積層体の焼成工程において、基体用グリーン層に含まれる成分と焼結体プレートに含まれる成分との間で相互拡散が生じることがない。

【0071】このようなことから、焼結体プレートは、多層セラミック基板に内蔵される受動部品のような機能素子を与えるために有利に用いることができる。

【0072】たとえば、焼結体プレートが、その外表面上に端子電極を形成しており、この端子電極に配線導体が電気的に接続されるとき、未焼結複合積層体に内蔵する前の焼結体プレートが構成するコンデンサ素子、インダクタ素子または抵抗素子のような機能素子の特性を、未焼結複合積層体の焼成後においても維持することができ、設計どおりの特性を与える多層セラミック基板を容易に得ることができる。

【0073】特に、焼結体プレートを構成するセラミック機能材料が、未焼結複合積層体を焼成する工程での焼成温度より高い焼結温度を有している場合には、焼結体プレートによって与えられる機能素子の特性をより高い信頼性をもって維持することが可能となる。

【0074】また、焼結体プレートが機能素子を構成する場合、このような機能素子を多層セラミック基板の内部に完全に埋め込んだ状態とすることができるので、耐湿性などの耐環境性に優れた多層セラミック基板を得ることができる。

【0075】また、焼結体プレートが機能素子を構成する場合、このような機能素子を、多層セラミック基板の内部において3次元的に配置することができるので、回路設計の自由度が高められるとともに、信号のクロストークなどの問題を有利に回避することができる。

【0076】また、焼結体プレートが、内部導体を介在させた状態でセラミック機能材料からなる複数の層を積層した構造を有している場合には、この焼結体プレートによって構成される機能素子の性能を高めることができる。

【0077】また、焼結体プレートの厚みが100μm以下とされると、未焼結複合積層体を作製した段階、あるいはこれを焼成した段階での配線導体の不所的な変形や断線をより確実に防止することができる。

【0078】また、基体用グリーン層の特定のものには、キャビティが設けられ、焼結体プレートがこのキャビティ内に収容されると、未焼結複合積層体における焼結体プレートの厚みの影響を低減することができる。

【0079】また、未焼結複合積層体を焼成する工程において、1000°C以下の温度が適用されると、たとえば配線導体において用いられる導電成分の選択の幅を広げることができる。

【図面の簡単な説明】

【図1】この発明の一実施形態による多層セラミック基板1を図解的に示す断面図である。

【図2】図1に示した多層セラミック基板1が得るための回路を示す図である。

【図3】図1に示した多層セラミック基板1を得るために作製される未焼結複合積層体20を図解的に示す断面図である。

【図4】図3に示した未焼結複合積層体20におけるコンデンサ素子7が配置された部分を拡大して示す断面図である。

【図5】この発明の他の実施形態を説明するためのもので、コンデンサ素子27を図解的に示す断面図である。

【図6】この発明のさらに他の実施形態を説明するためのもので、未焼結複合積層体35の一部を拡大して示す断面図である。

【符号の説明】

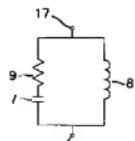
- 1 多層セラミック基板
- 2~5 セラミック層
- 7, 27 コンデンサ素子(焼結体プレート)
- 8 インダクタ素子(焼結体プレート)
- 9 抵抗素子(焼結体プレート)
- 10, 12 内部導体膜(配線導体)
- 13~15 ピアホール導体(配線導体)
- 16, 17 外部導体膜(配線導体)
- 18, 19, 31, 32 端子電極
- 20, 35 未焼結複合積層体
- 21~24, 36, 37 基体用グリーン層
- 25, 26 拘束層
- 28, 29 内部電極(内部導体)
- 30 セラミック機能材料からなる層
- 38 キャビティ
- 39 焼結体プレート

【図1】



【図4】

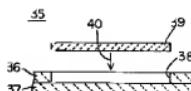
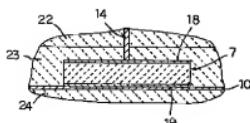
【図2】



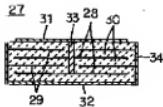
【図3】



【図6】



【図5】



フロントページの続き

- (72)発明者 鷹木 洋  
京都府長岡市天神二丁目26番10号 株式  
会社村田製作所内
- (72)発明者 坂部 行雄  
京都府長岡市天神二丁目26番10号 株式  
会社村田製作所内
- F ターム(参考) 5E346 AA02 AA04 AA12 AA13 AA14  
AA15 AA23 AA28 AA29 AA32  
AA33 AA34 AA35 AA43 BB20  
CC17 CC18 CC21 CC37 CC38  
CC39 DD13 EE27 EE29 EE30  
FF01 FF09 FF10 FF18 FF23  
FF27 GG04 GG06 GG15 GG28  
HH11 HH26